PATENT ABSTRACTS OF JAPAN

(11)Publication number:

06-342078

(43) Date of publication of application: 13.12.1994

(51)Int.CI.

G01T 1/20

G01T 1/00 G03B 42/02

G21K 4/00

(21)Application number: 05-154294

(71)Applicant: SHIMADZU CORP

NIPPON HOSO KYOKAI <NHK>

(22)Date of filing:

31.05.1993

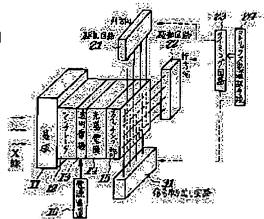
(72)Inventor: TAKEMOTO TAKAYUKI

OIKAWA SHIRO

(54) TWO-DIMENSIONAL RADIATION DETECTOR

(57)Abstract:

PURPOSE: To enable arbitrarily changing image matrix number. CONSTITUTION: A scintillator 12 for converting image by radiation to light image and a photoconductive film 14 for converting the light image to electric charge image are provided. A multitude of switching elements in a switching part 15 are turned on and off with drive circuits 21, 22 and electric charge is taken out of a multitude of electrodes arranged in matrix—shape contacting the photoconductive film 14.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Searching PAJ Page 2 of 2

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出額公開番号

特開平6-342078

(43)公開日 平成6年(1994)12月13日

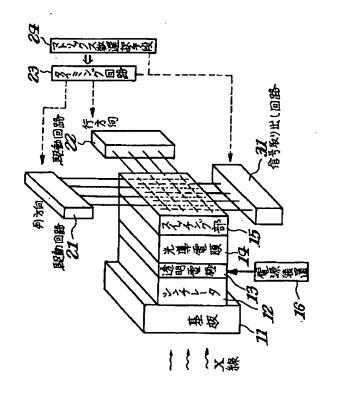
(51) Int. Cl. 5	識別記号	FI			
G01T 1/20	G 7204-2G				
1/00	B 7204-2G				
G03B 42/02	· Z				
G21K 4/00	C 8607-2G	•			
		· 審査請求 未請求 請求項の数1 FD (全7頁)			
(21)出願番号	特願平5-154294	(71)出願人 000001993			
		株式会社島津製作所			
(22)出願日	平成5年(1993)5月31日	京都府京都市中京区西ノ京桑原町1番地			
		(71)出願人 000004352			
		日本放送協会			
		東京都渋谷区神南2丁目2番1号			
		(72) 発明者 竹本 隆之			
		京都府京都市中京区西ノ京桑原町1番地株			
		式会社島津製作所三条工場内			
		(72)発明者 及川 四郎			
		京都府京都市中京区西ノ京桑原町1番地株			
		式会社島津製作所三条工場内			
	•	(74)代理人 弁理士 佐藤 祐介			
	· · · · · · · · · · · · · · · · · · ·				

(54) 【発明の名称】放射線2次元検出器

(57)【要約】

【目的】 画像のマトリクス数を任意に変更できるようにする。

【構成】 放射線による像を光の画像に変換するシンチレータ12と、光の画像を電荷の画像に変換する光導電膜14とを有し、スイッチング部15内の多数のスイッチング素子を駆動回路21、22によってオン・オフさせ、光導電膜14に接触したマトリクス状の多数の電極から電荷を取り出す。



【特許請求の範囲】

【請求項1】 放射線による像を光の画像に変換するシ ンチレータと、該シンチレータからの光の画像を電荷の 画像に変換する光導電膜と、該光導電膜上に設けられた スイッチング部と、このスイッチング部を駆動する駆動 回路とを備え、該スイッチング部は、上記の光導電膜に 接触したマトリクス状の多数の電極と、信号ラインと、 該電極と信号ラインとの間にそれぞれ接続された多数の スイッチング素子と、該スイッチング素子をオン・オフ 駆動する、上記の駆動回路に接続された駆動ラインとを 10 有することを特徴とする放射線2次元検出器。

【発明の詳細な説明】

[0001]

【産業上の利用分野】この発明は、X線等の放射線を検 出する、固体走査方式の放射線2次元検出器に関する。 [0002]

【従来の技術】従来より、固体走査方式の放射線2次元 検出器として、X線を感知して電荷を発生するセンサを 多数マトリクス状に配置し、これらにそれぞれ電気スイ て各列ごとにセンサの電荷を読み出すものが知られてい る (特開平4-212456号公報)。これを用いてX 線画像信号を得る場合、X線源よりX線を被写体に向け て照射し、被写体を透過したX線をこの放射線2次元検 出器に入射させると、上記のマトリクスに対応した画素 の画像信号が得られる。

[0003]

【発明が解決しようとする課題】しかしながら、従来の 放射線2次元検出器では、得られる画像のマトリクス数 はハードウェア的に定まっており、任意に変更できない 30 という問題がある。実際に被写体を透過したX線の画像 を得ようとする場合、X線源と被写体と検出器との位置 関係によって画像の大きさ(拡大率)が変化するため、 これに合わせて最適な画像マトリクスを選択する必要が あるが、従来の放射線2次元検出器ではこのような画像 マトリクスの変更ができない。また、画像の空間分解能 を上げるためにマトリクス数を増大させると、各画素 (センサ)の大きさが小さくなり、そのため画素当たり の信号強度が低下し、画質が劣化するという関係がある から、画像の用途に合致したマトリクス数を選ぶことが 40 望ましいのにもかかわらず、これができないので問題で ある。

【0004】この発明は、上記に鑑み、画像のマトリク ス数を任意に変更できるように改善した、放射線2次元 検出器を提供することを目的とする。

[0005]

【課題を解決するための手段】上記の目的を達成するた め、この発明による放射線2次元検出器においては、放 射線による像を光の画像に変換するシンチレータと、該 シンチレータからの光の画像を電荷の画像に変換する光 50 に変換されると、その光学像に対応した電荷像が光導電

導電膜と、該光導電膜上に設けられたスイッチング部 と、このスイッチング部を駆動する駆動回路とを備え、 該スイッチング部は、上記の光導電膜に接触したマトリ クス状の多数の電極と、信号ラインと、該電極と信号ラ インとの間にそれぞれ接続された多数のスイッチング素 子と、該スイッチング素子をオン・オフ駆動する、上記 の駆動回路に接続された駆動ラインとを有することが特 徴となっている。

[0006]

【作用】選択されたマトリクス数に応じて駆動回路を制 御し、同時にオンにするスイッチング素子の数を定め、 信号ラインを通じて1画素ごとに画像信号を取り出す。 この場合、1画素の大きさは同時にオンになっているス イッチング素子の数に対応する。そこで、このように1 画素の大きさを変更できるため、画像のマトリクス数を 任意のものとすることができる。

[0007]

【実施例】以下、この発明の好ましい一実施例について 図面を参照しながら詳細に説明する。図1において、基 ッチを設けて、各行ごとに電気スイッチを順次オンにし 20 板11の上にシンチレータ12が蒸着法などによって設 けられ、つぎに透明電極13、光導電膜14がやはり蒸 着法によってX線が入射する面の全面に設けられる。こ の光導電膜14の上にスイッチング部15が薄膜トラン ジスタのようなフォトリソグラフィー技術を用いた製造 技術によって形成される。X線は基板11の裏面側つま り図では左側から基板11を通ってシンチレータ12に 入射し、シンチレータ12において発光が生じる。この 光が光導電膜14に導かれて入射光量に応じた電荷が発 生する。

> 【0008】スイッチング部15は光導電膜14の電荷 を選択的に読み出すためのもので、図2に示すように、 光導電膜14に接触しているマトリクス状の電極と、そ の電極の各々に設けられたスイッチング素子16と、A ND素子17と、列方向駆動ライン(導体パターン)1 8と、行方向駆動ライン(導体パターン)19と、信号 ライン(導体パターン)20とを有している。

> 【0009】この列方向駆動ライン18は列方向駆動回 路21に接続されて駆動されるようになっており、行方 向駆動ライン19は行方向駆動回路22に接続されて駆 動されるようになっている。これらのライン18、19 が駆動されると、その交点に位置するAND素子17か ら出力が生じてそのスイッチング素子16がオンにな る。光導電膜14の反対側の面には透明電極13が全面 に設けられて電源装置16により電位が与えられてお り、スイッチング素子16がオンすることにより、光導 電膜14上の電荷が信号ライン20を通じて信号取り出 し回路31により取り出される。

【0010】被写体(図示しない)を透過したX線が入 射し、シンチレータ12によりそのX線透過像が光学像 膜14上に形成される。光導電膜14には上記のように スイッチング部15のマトリクス状の電極が接触してお り、光導電膜14は面方向には導電率が低いため、その 電極付近の電荷のみが上記のように取り出される。

【0011】上記の列方向駆動回路21及び行方向駆動 回路22は、マトリクス数選択手段(手動による設定器 等よりなる) 24において選択されたマトリクス数に応 じてタイミング回路23により制御される。たとえばこ の実施例では、スイッチング部15の電極(及びスイッ チング素子16、AND素子17)の数が8×8で、最 10 大マトリクス数が8×8であるとすると、マトリクス数 を最大の8×8に選択したとき、タイミング回路23の 制御の下に、列方向駆動回路21及び行方向駆動回路2 2がそれぞれ列方向駆動ライン18及び行方向駆動ライ ン19を順次1本ずつ駆動する。この場合、図3のAで 示すように、オンになったライン18、19の交点位置 付近の電荷が1本の信号ライン20に現われる。 つまり 1つの画素51の大きさはライン18、19の交点1個 分となる。

【0012】マトリクス数を4×4に選択したときは、 列方向駆動ライン18及び行方向駆動ライン19の2本 ずつが順次オンになるので、図3のBに示すようにライ ン18、19の交点4個分の大きさを持つ画素52の電 荷が2本の信号ライン20に現われる。いずれにしても 信号ライン20には1画素の信号が現われるため、信号 取り出し回路31としては単にこれらの8本の信号ライ ン20を接続すればよい。

【0013】こうして各画素の信号が順次取り出され、 その取り出された信号は1個のA/D変換器41により デジタル信号に変換されるが、図4に示すように8本の 30 選択加算回路32の出力を順次選択する。 信号ライン20を4本ずつに分け、それぞれにA/D変 換器41、42を接続するというように、複数のA/D 変換器を用いることとすれば実質的なA/D変換時間を 短縮することができる。

【0014】各画素の信号取り出し走査は、画素の1個 分ずつ駆動ライン18、19をずらしていくようにすれ ばよいが、画素がオーバーラップするような走査も可能 である。たとえばマトリクス数を4×4としたときは最 小画素単位の4個分(2×2)が1画素の信号として取 り出されるが、図5の上段に示すようにその最小画素単 40 位4個分でなる画素52を1つずつオーバーラップしな いように矢印方向に走査させるようにしてもよいし、下 段に示すように画素52が相互にオーバーラップするよ う矢印方向に走査させるようにしてもよい。

【0015】また、列方向駆動ライン18と行方向駆動 ライン19とでは、同時にオンする数を同じにしなけれ ばならないというわけではない。たとえば列方向駆動ラ イン18の4本を同時にオンし、行方向駆動ライン19 は2本を同時にオンすれば、図6に示すように、最小画 素単位の4×2の8個分よりなる長方形画素53とする 50 とめた信号がマルチプレクサ回路33、34に入力され

ことができる。テレビジョンモニター装置を画像表示装 置として使用することを考えると、縦方向は走査線によ り区切られるのでデジタル的な表示となるが、横方向は 走査線上の連続的な変化となりアナログ的な表示である ため、このような画像表示装置の特性に合わせた画素の サイズ、形状の選択が可能となる。

【0016】上記の実施例では列、行の両方向とも読み 出す単位 (画素の大きさ) を定めているが、行方向のみ 駆動ライン19を順次オンにし、列方向はすべてが信号 ライン20に現われるようにし、この信号ライン20を 選択することによって列の選択を行なう構成とすること もできる。この場合、図2のAND素子17と列方向駆 動ライン18と列方向駆動回路21は不要となる。

【0017】たとえば、図7のAに示すように、1行ず つ行方向駆動ライン19を順次オンさせると、オンとな っている i 行の電荷が8本の信号ライン20に同時に現 われる。図7のBに示すように2行ずつ行方向駆動ライ ン19を順次オンさせればオンとなっている i 行と(i +1) 行の電荷が、図7のCに示すように4行ずつ行方 20 向駆動ライン19を順次オンさせればオンとなっている i 行、(i+1) 行、(i+2) 行、(i+3) 行の電 荷が、それぞれ8本の信号ライン20に同時に現われ

【0018】そこで、この場合、信号取り出し回路31 は、信号選択加算回路32と、マルチプレクサ回路33 とにより構成する。信号選択加算回路32は図7のAで は8本の信号ライン20につきなんら加算せず、同Bで は2本ずつ選択して加算し、同Cでは4本ずつ選択して 加算する。そしてマルチプレクサ回路33はこれら信号

【0019】具体的には信号選択加算回路32はたとえ ば図8に示すようにスイッチS1~S12のスイッチ群 で構成する。そして、これらスイッチ群を経た後、#1 ~#8の8本の信号ライン20を、積分回路35をそれ ぞれ介して2つのマルチプレクサ回路33、34に接続 し、A/D変換器41、42に導く。

【0020】マトリクス数が8×8のときは、スイッチ S1~S6はすべてオフ、スイッチS7~S12はすべ てオンにし、図9のように信号ライン20がそのまま積 分回路35を経てマルチプレクサ回路33、34に接続 されるようにして図7のAのように行方向駆動ライン1 9を1本ずつオンにする。このときマルチプレクサ回路 33、34で1本の信号ラインのみを順次選択すれば、 1つの行と1つの列との交点に位置する最小画素単位の 信号が順次得られる。

【0021】マトリクス数が4×4のときは、スイッチ S1、S3、S4、S6、S8、S11をオン、スイッ チS2、S5、S7、S9、S10、S12をオフとす る。すると図10のように信号ライン20を2本ずつま。

るようになる。このとき、行方向駆動ライン19は図7 のBのように2本ずつ順次オンにされるので、マルチプ レクサ回路33、34で順次入力信号を切り換えていく ことにより、最小画素単位の2×2を1画素とした信号 が順次得られる。

【0022】マトリクス数が2×2のときは、スイッチ S1~S6をすべてオン、S7~S12をすべてオフと し、図11で示すようにマルチプレクサ回路33、34 に信号ライン20を4本ずつまとめた信号が入力される ようにする。マルチプレクサ回路33、34はそれぞれ 10 入力が1つであるからそのまま出力すればよく、切り換 え動作は必要ない。このときは行方向駆動ライン19は 図7のCに示すように4本ずつが順次オンにされるの で、マルチプレクサ回路33、34から最小画素単位の 4×4を1画素とした信号が同時に出力される。

【0023】これらにおいて、マルチプレクサ回路3 3、34の切り換え動作と、行方向駆動ライン19の順 次駆動動作はつぎのように行われる。図12に示すよう に、マルチプレクサ回路33、34からの信号がA/D 変換器41、42でA/D変換され、その動作が終了す 20 ると、タイミング回路43、44にA/D完了信号が送 られる。すると、これらのタイミング回路43、44か らマルチプレクサ回路33、34に信号が出されてマル チプレクサ回路33、34における信号切り換えが行わ れる。そのため、タイミング回路43、44は、A/D 完了信号を入力信号とするシフトレジスタを内蔵してい る。このマルチプレクサ回路33、34の信号切り換え 動作が一巡して、それぞれのA/D変換器41、42が 担当している信号ライン20のすべての変換動作が終了 すると、タイミング回路43、44からA/D完了信号 30 が発生してAND回路45に送られる。AND回路45 の2つの入力が揃うことによりAND回路45より出力 が生じて、これが行方向駆動回路22に送られる。この AND回路45の出力信号は信号ライン20のすべての A/D変換動作が完了したことを表わす。行方向駆動回・ 路22ではこの信号入力に応じて行方向駆動ライン19 のスイッチングを行なう。

【0024】行方向駆動回路22には図13に示すよう に、駆動データが格納されたシフトレジスタ61と、こ スイッチSL1~SL8が備えられている。上記のAN D回路45からの信号はこのシフトレジスタ61のビッ ト移動信号として用いられる。スイッチSL1~SL8 がオンになると基準電位が行方向駆動ライン19に与え られ、そのライン19がオンになる。

【0025】シフトレジスタ61に格納される初期デー タは、選択されたマトリクス数に応じて図14のA、 B、C(Aはマトリクス数8×8のとき、Bはマトリク ス数4×4のとき、Cはマトリクス数2×2のとき)の ように定められる。これらが、シフトレジスタ61をい 50

ったんクリアした(全部を「0」にした)後、順次鸖き 込まれる。そこで、マトリクス数が8×8のときはシフ トレジスタ61の内容は、最初は図15のAのようにな っており、AND回路45からの信号入力があるごと に、順次B、C、D、…のように1ビットずつ移動して いく。そのためデータ「1」に対応する行方向駆動ライ ン19がオンになるとともに、これが1本ずつずれてい く。

【0026】マトリクス数が4×4のときは、シフトレ ジスタ61の内容は、最初は図16のAのようになって おり、AND回路45からの信号入力があるごとに、順 次B、C、…のように2ビットずつ移動していき、同時 にオンになる2本の行方向駆動ライン19が2本ずつず れていく。マトリクス数が2×2のときは、シフトレジ スタ61の内容は、最初は図17のAのようになってお り、AND回路45からの信号入力があるごとに、順次 B、A、B、…と4ビットずつ移動していき(交互にA の状態とBの状態とをとり)、同時にオンになる4本の 行方向駆動ライン19が4本ずつずれていく。

【0027】これらで、シフトレジスタ61がAND回 路45からの信号入力のたびに何ビット移動するかは、 初期データの連続している「1」の数に対応させればよ い。まず1ビットシフトさせ、つぎの初期データを読み 取り、これが「0」ならばそこでシフトを停止し、

「1」ならばさらに「1」ビットシフトさせるという構 成で可能である。もちろんこのようなシフトレジスタ6 1を用いることなく、マイクロプロセッサを用いたソフ トウェアによりスイッチSL1~SL8をスイッチング させることもできる。

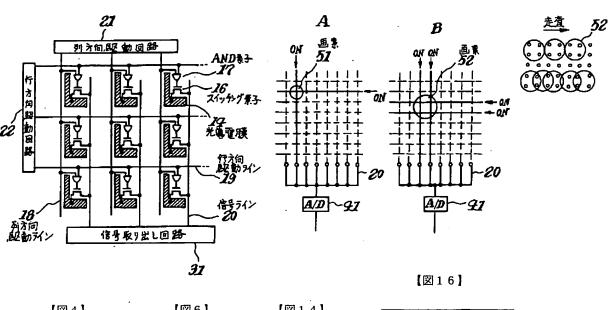
【0028】なお、これらの実施例では、説明の便宜の ため最大マトリクス数を8×8として説明したが、実際 にはたとえば1024×1024のように多いものであ る。A/D変換器は1個または2個、マルチプレクサ回 路は2個用いたが、これらの数もこれらの実施例に限定 されずもっと多くすることもできる。

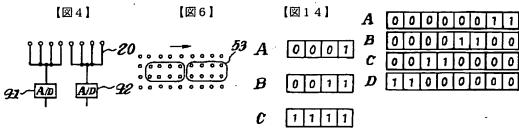
[0029]

【発明の効果】以上、実施例について説明したように、 この発明の放射線2次元検出器によれば、画像のマトリ クス数をたとえば256×256、512×512、1 のシフトレジスタ61の各々の内容に応じて駆動される 40 024×1024のように任意に選択でき、用途に応じ たマトリクス数の画像信号を得ることができる。また、 スイッチング部はAND素子を設ける場合でもフォトリ ソグラフィーを用いた半導体製造技術で容易に製造でき るため、全体として製造コストを抑えることができる。 【図面の簡単な説明】

- 【図1】この発明の一実施例の模式的な斜視図。
- 【図2】同実施例のスイッチング部を示すプロック図。
- 【図3】画素の大きさ及び位置を示す模式図。
- 【図4】信号ラインとA/D変換器との接続関係を示す

【図5】画素の走査を示す図。		【符号の説明】	
【図6】長方形画素を示す図。		11	基板
【図7】第2の実施例での行方向駆動ラインと信号取り		1 2	シンチレータ
出し回路とを示すブロック図。		1 3	透明電極
【図8】同実施例のより具体的な回路を示すブロック		1 4	光導電膜
図。		1 5	スイッチング部
【図9】同実施例において8×8のマトリクス数での接		1 6	電源装置
続状態を示すプロック図。		1 7	AND素子
【図10】同実施例において4×4のマトリクス数での		1 8	列方向駆動ライン
接続状態を示すブロック図。	10	1 9	行方向駆動ライン
【図11】同実施例において2×2のマトリクス数での		2 0	信号ライン
接続状態を示すプロック図。		2 1	列方向駆動回路
【図12】同実施例におけるA/D変換器と行方向駆動		2 2	行方向駆動回路
回路との間の回路を示すプロック図。		2 3	タイミング回路
【図13】同実施例における行方向駆動回路の具体的構		2 4	マトリクス数選択手段
成を示すプロック図。		3 1	信号取り出し回路
【図14】図13のシフトレジスタに格納する初期デー		3 2	信号選択加算回路
タを示す図。		33、34	マルチプレクサ回路
【図15】8×8のマトリクス数でのシフトレジスタの		3 5	積分回路
状態を示す図。	20	41,42	A/D変換器
【図16】4×4のマトリクス数でのシフトレジスタの		43,44	タイミング回路
状態を示す図。		4 5	AND回路
【図17】2×2のマトリクス数でのシフトレジスタの		51,52	画素
状態を示す図。		6 1	シフトレジスタ





【図1】

